

六、研發成果智慧財產權及其應用績效

(一) 請將個人研發成果所產生之智慧財產權及其應用績效分為 1. 專利 2. 技術移轉 3. 著作授權 4. 其他等類別，分別填入下列表中。如欄位不足，請自行加印填寫。

(二) 填寫順序請依專利期間起始日排列，或技術移轉及著作授權之簽約日期排列。

1. 專利：

請填入目前仍有效之專利。「類別」請填入代碼：(A)發明專利(B)新型專利(C)新式樣專利。

類別	專利名稱	國別	專利號碼	發明人	專利權人	專利核准日期	計畫編號
A	磁場感測裝置	中華民國	I-516785	廖洺漢等八人		2016/01 至 2033/11	-----
A	STI stress modulation with additional implantation and natural pad sin mask	USA	7,851,328	M. H. Liao, T. L. Lee, L.-Y. Yeh, and M. S. Liang		2016/03 至 2016/03	-----
A	Narrow channel width effect modification in a shallow trench isolation device	USA	7,960,286	M. H. Liao and T. L. Lee		2016/03 至 2016/03	-----
A	Isolation Region Implant and Structure	USA	12/617,515	M. H. Liao and T. L. Lee		2016/03 至 2016/03	-----
A	SEMICONDUCTOR DEVICE AND METHOD OF FORMATION	USA	20,160,005,830	M. H. Liao		2016/03 至 2016/03	-----

A	MAGNET IC CAPACITOR STRUCTURES	USA	20,150,371,777	C. Hsieh, C. Chen, and M.-H. Liao		2016/03 至 2016/03	-----
A	MOS Devices with Ultra-High Dielectric Constants and Methods of Forming the Same	USA	14/245,785	M. H. Liao and M. Hong		2016/03 至 2016/03	-----
A	The demonstration of Ultra-High Dielectric Constant with the propelling of the magnetic complex thin film	美國/ 台灣/ 大陸	102-2662-E-002-014	廖洺漢, 洪銘輝		2015/08 至 2015/08	-----
A	Narrow tube FET structure for super short channel control	美國/ 台灣/ 大陸	102-2662-E-002-014	廖洺漢 洪銘輝		2015/08 至 2015/08	-----
B	利用拉曼光譜檢測半導體缺陷技術	美國/ 台灣/ 大陸	ITRI-A-2015-7-9	廖洺漢 陳峙華 謝卓帆		2015/08 至 2015/08	-----

2. 技術移轉：

技術名稱	專利名稱	授權單位	被授權單位	簽約日期	計畫編號
用於 3D 磁性感測器之矽基斜面平坦化微機電製程	用於 3D 磁性感測器之矽基斜面平坦化微機電製程	台灣大學	希銘鎢光電有限公司	2015/08 至 2015/08	-----
Applications of positron annihilation_ photoluminescence_ and Raman spectroscopy to analyze the defect near the SiGe/Si interface	Applications of positron annihilation_ photoluminescence_ and Raman spectroscopy to analyze the defect near the SiGe/Si interface	台灣大學	台灣積體電路公司	2015/08 至 2015/08	-----
The investigation on the device performance dependency and Fermi-level depinning effect for source-drain resistance reduction in the advanced III-V MOSFETs with gate length scaling by e-beam-direct-write lithography	The investigation on the device performance dependency and Fermi-level depinning effect for source-drain resistance reduction in the advanced III-V MOSFETs with gate length scaling by e-beam-direct-write lithography	台灣大學	台灣積體電路公司	2015/08 至 2015/08	-----
產生績效：(可另紙繕寫)。					

3. 著作授權「類別」分(1)語文著作(2)電腦程式著作(3)視聽著作(4)錄音著作(5)其他，請擇一代碼填入。

著作名稱	類別	著作人	著作財產權人	被授權人	計畫編號
------	----	-----	--------	------	------

4. 其他協助產業技術發展之具體績效

*執行台積電密切相關計畫,開發新穎次世代綠色節能低功耗半導體電晶體技術,成功開發缺陷式應變技術於現今主流三維半導體電晶體元件中,同時也評估磁性閘極的可行性,藉由磁性閘極的控制能力,提升元件性能,拓展未來磁性半導體的發展.

*開發利用輻射離子檢測半導體內缺陷技術,獲得台灣積體電路公司,與工研院量測中心,和國內機械設備大廠易發科技的投資,提升國內半導體檢測的自主技術開發.

*經由與工研院機械所合作,開發與分析出LED夾爪機構的最佳化,並對於LED產業晶粒成長模型,建構其模擬行為,幫助產業界解決LED晶圓饒區灣區的問題.